

مقایسه توانمندی ها و محدودیت های ترانزیستور تک الکترونی و ترانزیستور اثر میدانی مبتنی بر نانولوله کربنی به منظور بکارگیری در مبدل های توان در ابعاد نانو

تیمور قنبری^{*}، زهرا حسینی

دانشکده فناوری های نوین، دانشگاه شیراز

چکیده

ترانزیستور تک الکترونی (SET) و ترانزیستورهای اثر میدانی مبتنی بر نانولوله های کربنی (CNTFET) گزینه های مناسبی برای جایگزینی تکنولوژی CMOS در نانومبدل های پردازش توان می باشند. قابلیت کوچک سازی در ابعاد نانو، فرکانس کلیدزنی بالا و همچنین تلفات هدایتی و کلیدزنی پایین برخی از ویژگی های بارز آنها در این کاربرد است. این دو گزینه برای بکارگیری بعنوان کلید دارای نقاط قوت و ضعفی نسبت به هم هستند که در این تحقیق مورد بحث قرار می گیرند. مقایسه بر مبنای مشخصه های مهم MOSFET بعنوان یک کلید فرکانس بالای شناخته شده همانند سرعت کلیدزنی، تلفات هدایتی و کلیدزنی، کنترل پذیری، قابلیت اعتماد در شرایط کاری مختلف و پارامترهای مختلف الکتریکی صورت می گیرد.

واژه های کلیدی: ترانزیستور تک الکترونی، ترانزیستورهای اثر میدانی مبتنی بر نانولوله های کربنی، کلید زنی، پردازش توان

ایمیل نویسنده مسئول: ghanbarih@shirazu.ac.ir

۱- مقدمه

بی شک ترانزیستور یکی از مهمترین دستاوردهای بشر- در قرن اخیر است که سبب انقلابی در حوزه هایی همچون محاسبات و اطلاعات شده است. امکان کاهش اندازه و افزایش سرعت آنها مهمترین عامل این پیشرفت بوده که در قالب قانون مور بیان شده است [۱-۲]. این قانون بیان می کند که نرخ کاهش اندازه ترانزیستورها نمایی خواهد بود در حالیکه نرخ افزایش سرعت آنها نیز بصورت نمایی تغییر خواهد کرد. با این حال، در چند سال آینده تداوم اعتبار قانون مور به دلیل محدودیت های فیزیکی و اقتصادی با موانع جدی روبروست [۱]. با کوچک کردن بیش از حد ابعاد ترانزیستورها، ضخامت لایه های عایقی بین قسمت های مختلف آن به اندازه ای کوچک می شود که حاملها امکان تونل زنی کنترل نشده از طریق آنها را می یابند [۳]. از طرفی دیگر چون تعداد اقما در این اندازه بسیار کم است، ممکن است درصد ناخالصی کسری نیاز باشد که امکان پذیر نیست [۲]. از نظر اقتصادی نیز هزینه ارتقای خطوط تولید برای ساخت ترانزیستور در ابعاد بسیار کوچکتر به طور قابل ملاحظه ای بالا می رود [۳]. امروزه محققین در حال مطالعه و بررسی گزینه های متعددی برای جایگزینی ترانزیستورهای مبتنی بر سیلیکون هستند که از مهمترین آنها می توان ترانزیستورهای مبتنی بر نانولوله های کربنی (CNTFET) و ترانزیستورهای تک الکترونی (SET) را نام برد [۳-۴].

یکی از زمینه هایی که توجه نسبتا بالاتری در کوچک سازی مدارات ترانزیستوری دارد، مبدل های پردازش توان در ابعاد بسیار کوچک است. این مبدلها با الگوهای مناسب کلیدزنی قادر به

استحصال انرژی به شکل مطلوب از منابع با توان و ولتاژ بسیار پایین هستند. کنترل تعداد محدود حاملها برای محقق شدن حالات کلیدزنی، سرعت کلیدزنی آنها را به طور چشمگیری بالا می برد. کاهش اندازه کلید و امکان بالا بردن فرکانس کلیدزنی که خود اندازه سایر اجزای مبدل را کاهش می دهد، سبب کاهش اساسی تلفات هدایتی و کلید زنی مبدل می شود که لازمه استحصال توان از میکرو یا نانو ژنراتورهاست.

بررسی قابلیت های SET و CNTFET برای بکارگیری در نانو مبدل های الکترونیک قدرت به عنوان جایگزینی برای تکنولوژی CMOS^۳ موضوعی است که در این تحقیق به آن پرداخته می شود. هر چند که تنوع ساختار در CNTFET نسبتا بالاست، ولی در اینجا تمرکز بر ساختار نوع سد شاکتی بوده که هم شباهت بیشتری با SET دارد و هم گزینه مناسبتری برای کلیدزنی است. از نظر ساختار کلی و نحوه کنترل SET و CNTFET شباهت بالایی با FET های معمولی دارند. در همه آنها سه پایه به نامهای درین، سورس و گیت وجود دارد که با کنترل پتانسیل پایه گیت می توان جریان عبوری از دو پایه دیگر را کنترل نمود [۴-۶].

در CNTFET ها از نانولوله های کربنی بعنوان کانال بین درین و سورس استفاده می شود. نانولوله های کربنی علاوه بر خواص مکانیکی و حرارتی جالب از خواص الکتریکی متمایز برخوردار هستند. استحکام یکصد برابری و وزن یک ششمی نسبت به فولاد، هدایت حرارتی خیلی بالا، و قابلیت تبدیل شدن به هادی و نیمه هادی از ویژگی های بارز نانولوله های کربنی است [۷]. همین ویژگیها سبب می شود CNTFET ها از مزایایی همانند قابلیت تحرک پذیری بالای حاملها، پویش آزاد میانگین^۴ بالا، چگالی بالای

^۳ Complementary Metal-oxide Semiconductor

^۴ Mean Free Path

^۱ Carbon Nanotube Based Field-Effect-Transistor

^۲ Single Electron Transistor

جریان، هدایت بالستیک، مقاومت اتصالات مناسب، سرعت کلیدزنی بالا و تلفات حرارتی پایین برخوردار باشند [۷-۱۰]. از مهمترین چالشهای CNTFET ها دستیابی به مقادیر بهینه جریان هدایتی، نسبت های جریان وصل به قطع بالا، سرعت کلید زنی بالا و کوچک سازی حداکثری دی الکتریک گیت و کانال می باشد [۷-۸]. مهمترین موضوع پس از کوچک سازی این کلید در ابعاد نانو، کاهش حداکثری جریان قطع است در حالی که افزایش حداکثری جریان وصل فراهم باشد [۱۰-۱۱]. از این دو مورد، کاهش جریان قطع با موانع جدی تری مواجه است، چراکه یک گیت به تنهایی کنترل الکترواستاتیکی کافی برای تخلیه حاملها را نداشته و جریان قطع معمولاً بالا خواهد بود [۱۰]. بخش عمده ای از مشکلات مربوط به این سوچ ها به موضوعات ساختاری نانولوله کربنی بر می گردد که از جمله آنها می توان به بی نظمی، همگون نبودن قطر و مقاومت آنها اشاره کرد [۹-۱۱].

در ترانزیستور تک الکترونی یک جزیره بصورت نقطه کوانتومی وجود دارد که با دو اتصال تونلی به پایه های درین و سورس مرتبط می شود. همچنین پایه گیت با یک عایق به جزیره اتصال دارد. انتقال الکترون به پایه های درین یا سورس از طریق جزیره با تونل زنی کوانتومی صورت گرفته و با ترازهای انرژی گسسته اتفاق می افتد. با کنترل پتانسیل الکتریکی گیت می توان جریان الکترونها را بصورت تک به تک کنترل نمود [۴-۶]. به همین دلیل تلفات هدایتی این کلید بسیار پایین بوده و سرعت کلیدزنی بسیار بالاست. در ساخت SET با قابلیت مجتمع سازی و بکارگیری در دمای اتاق محدودیت های جدی وجود دارد که موضوع داغ تحقیقات در این زمینه است [۱۲-۱۶]. با این وجود راهکارهای پیشنهادی عموماً به کوچک سازی حداکثری ابعاد این سوچ بر می گردد و با رشد تکنولوژی امید به مرتفع شدن این مشکلات بسیار است [۱۵-۱۹]. تلاش هایی نیز در بکارگیری نانولوله های کربنی در ساختار SET ها صورت گرفته است تا بتوان از ویژگیهای بارز هر دو ترانزیستور در یک نمونه ترکیبی بهره جست [۲۰-۲۱].

در این تحقیق ابتدا اساس کار SET و SB-CNTFET^۱ به نحوی مطرح می گردد که اطلاعات لازم برای مقایسه آنها از منظر بکارگیری بعنوان یک کلید فرکانس بالا در اختیار مخاطب قرار گیرد. سپس دو ترانزیستور از جنبه های مختلف نظیر سرعت کلیدزنی، تلفات هدایتی و کلیدزنی، میزان کنترل پذیری، دو طرفه بودن، قابلیت اعتماد در شرایط کاری مختلف، سطح ولتاژ مورد نیاز پایه کنترلی، سطح ولتاژ قابل تحمل درین-سورس، جریان نشستی قطع و جریان قابل تحمل حالت وصل با هم مقایسه می شوند.

۲- اساس کار SB-CNTFET

در شکل ۱ شماتیک ساختار یک SB-CNTFET و باندهای انرژی بین درین و سورس برای حالت های مختلف نشان داده شده است. نحوه عملکرد این ترانزیستور به کمک این باندها تشریح خواهد شد. در فصل مشترک بین پایه های کاربرد فلزی و نانولوله

کربنی نیمه هادی ذاتی سدهای شاتکی شکل می گیرند. دیگرام باندهای انرژی نشان داده شده در شکل ۱ ب و ج این موضوع را نشان می دهد. جریان ترانزیستور از تونل زنی حامل ها از طریق این سدها ایجاد شده و با همین سدها نیز مسدود می شود. برخلاف انواع دیگر CNTFET، نوع سد شاتکی با تغییر پتانسیل گیت و مدولاسیون مقاومت کانال در محل اتصال با سورس و درین کنترل می شود [۷]. نوع فلز مورد استفاده در پایه ها طوری انتخاب می شود که تابع کار آن سطح فرمی فلز را بین باند هدایت و ظرفیت نانولوله کربنی و ترجیحاً در وسط آنها قرار دهد. فلزهای مطرح در این کاربرد آلومینوم، تیتانیوم و پالادیوم و اسکاندیوم می باشند [۸]. از بین آنها تیتانیوم بدلیل کاربرد پایداری و رطوبت پذیری ضعیف با نانولوله های کربنی که ناشی از انرژی چسبندگی کم آن است بیشتر مورد توجه است [۱۱]. تابع کار آلومینوم و تیتانیوم به ترتیب ۴.۲ eV و ۳.۹ eV است که نزدیک به تابع کار CNT با قطر ۱.۴ nm که حدوداً ۴.۵ eV است، می باشد. در صورتی که نانولوله به اندازه کافی کوتاه باشد، کانال ایجاد شده بالستیک خواهد بود ولی مقاومت اتصالات فلزی و سدهای شاتکی جریان آن را محدود می کنند. بنابراین اتصال فلزی همانند تیتانیوم که مقاومت کمی دارد مطلوب خواهد بود. قطر نانولوله و محیط الکترواستاتیکی آن نیز در تغییر مقاومت کانال موثر می باشند.

در شکل ۱ ب و ج کل مسیر حاملها به سه قسمت تقسیم شده است که شامل دو ناحیه ترزریق حاملها در انتهای نانولوله و ناحیه مرکزی میانی می باشد. اگر طول کانال به اندازه کافی بزرگ در نظر گرفته شود، ظرفیت خازنی و بار نانولوله تقریباً صفر است. در این شرایط خازن گیت با نانولوله غالب بوده و می توان پتانسیل سطح آن را با $\Phi_s = qV_{GS}$ می توان بدست آورد که در آن V_{GS} ولتاژ گیت سورس و q بار الکترون است. دیگرام باند در نزدیکی اتصال نانولوله به فلز را می توان با استفاده از معادله یک بعدی لاپلاس در امتداد مسیر انتقال حاملها بدست آورد. برای یک ساختار گیت هم محور، شکل انتهای باند هدایت در سمت چپ (E_L) و راست (E_R) را می توان از معادلات زیر بدست آورد.

$$E_L(z) = \Phi_{SB} - q(V_{GS} - V_{FB})(1 - e^{-\frac{2z}{t_{ox}}}) \quad (۱)$$

$$E_R(z) = (\Phi_{SB} - qV_{DS}) - q(V_{GS} - V_{FB})(1 - e^{-\frac{2(z-L)}{t_{ox}}}) \quad (۲)$$

که در آن Φ_{BS} ارتفاع سد شاتکی در محل اتصال فلز به نانولوله، V_{BF} ولتاژ باند مسطح، t_{ox} ضخامت عایق و L طول نانولوله است. بخاطر انتخاب مرجع انرژی سیستم، بالای سد شاتکی در اتصال درین وابسته به ولتاژ بایاس درین است $(\Phi_{SB} - qV_{DS})$ است. باند ظرفیت هم تغییرات مشابهی به باند هدایت دارد با این تفاوت که به اندازه گاف انرژی نانولوله به سمت پایین می آید.

در صورتی که سطح ولتاژ منفی یا مثبت اعمالی به گیت به اندازه کافی بزرگ باشد عرض سد های شاتکی در سمت درین و سورس مدوله شده و حاملهای اکثریت حفره ها و الکترونها می توانند تونل زنی کنند. ضخامت سد شاتکی سمت سورس با افزایش سطح ولتاژ گیت در ناحیه زیر ولتاژ آستانه هدایت، بصورت نمایی کم خواهد شد. در نتیجه جریان تونل زنی نیز با این افزایش بصورت

^۱ Schottky Barrier FET

توقف جریان الکترونی سد کولنی نامیده می‌شود که نتیجه برهم-کنش دافعه الکترون-الکترون روی جزیره است. یک ترانزیستور تک الکترونی از این پدیده برای کنترل انتقال تک الکترون‌ها به جزیره استفاده می‌کند [۱۴].

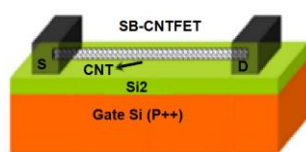
انرژی شارژ الکتروستاتیک یا انرژی کولنی برابر است با:

$$E_c = \frac{e^2}{2C} \quad (۴)$$

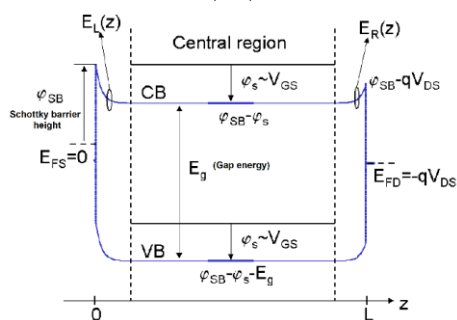
که در آن e بار الکترون و C ظرفیت خازنی کل می‌باشد. جریان میان الکترودهای سورس و درین تنها در صورتی برقرار می‌شود که ولتاژ اعمال شده (V_{sd}) قادر به برقراری ولتاژ ϕ در نقطه کوانتومی باشد به طوری که:

$$e\phi \geq E_c = \frac{e^2}{2C} \quad (۵)$$

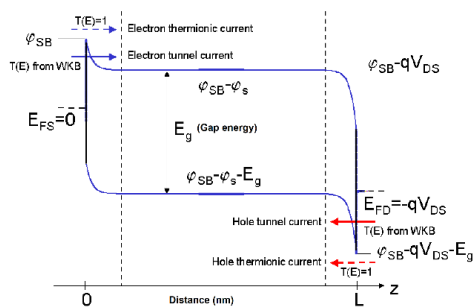
کمترین مقدار این ولتاژ، ولتاژ آستانه خوانده می‌شود و با V_{th} نشان داده می‌شود. بنابراین در نمودار جریان-ولتاژ ترانزیستور تک الکترونی، ناحیه‌ای به عرض $2V_{th}$ با جریان صفر مشاهده می‌شود. وقتی ولتاژ اعمال شده به ولتاژ آستانه برسد، یک الکترون به نقطه کوانتومی وارد و یا از آن خارج شده و جریان برقرار می‌شود. با ورود الکترون به نقطه کوانتومی از اتصال ۱، الکترون دیگری تمایل بالایی برای خروج از نقطه کوانتومی از اتصال ۲ پیدا خواهد کرد.



(الف)



(ب)



(ج)

شکل ۱. الف) شماتیک یک SB-CNTFET. ب) ترازهای انرژی در حالت قطع. ج) ترازهای انرژی در حالت وصل

نمایی افزایش خواهد یافت. این در حالی است که ولتاژ درین سورس کنترل چندانی بر جریان تونل زنی ندارد. اگر ولتاژ گیت با مقادیر مثبت یا منفی افزایش یابد، تغییرات مشابهی در ترازهای انرژی مشاهده خواهد شد. چرا که ترانزیستور می‌تواند هم P-type و هم N-type باشد. در واقع تزریق حفره با ولتاژهای گیت منفی و تزریق الکترون با ولتاژهای گیت مثبت از کنتاکتهای فلزی به کانال از طریق تونل زنی می‌تواند صورت می‌گیرد. بالاتر از ولتاژ گیت آستانه، جریان کانال به صورت نمایی افزایش نیافته و ثابت می‌ماند. در این شرایط این جریان با افزایش V_{DS} بصورت خطی افزایش خواهد یافت. همانطور که در شکل ۱ ب و ج نشان داده شده است، چهار حالت جریان حرارتی الکترون/حفره و جریان تونل زنی الکترون/حفره در جریان ترانزیستور می‌توانند مشارکت داشته باشند [۹]. جریان حرارتی، الکترونها تزریقی با انرژی‌های $E > \max(\phi_{SB} + |\Delta E_n|, \phi_{SB} - qV_{DS} + |\Delta E_n|)$ و حفره‌های تزریقی با انرژی‌های $E < \min(\phi_{SB} - E_g + |\Delta E_n|, \phi_{SB} - qV_{DS} + |\Delta E_n|)$ است که در آن ΔE_n اختلاف انرژی n^{th} باند و باند با کمترین انرژی است [۹]. همچنین بسته به دامنه ولتاژ بایاس انعکاسات چندگانه می‌تواند بین ترکیب سد های شاتکی از حاملها ایجاد شود. به دلیل سدهای تونلی انتظار می‌رود که این کلید همانند MOSFET تک قطبی باشد. اما به دلیل جریان تونل زنی این خاصیت کامل وجود ندارد و ترانزیستور دو قطبی^۱ است. در واقع هرچند که مکانیسم غالب هدایت جریان در این ساختار جریان حرارتی است و با اعمال ولتاژ مناسب به گیت حاصل می‌شود، در شرایطی که ولتاژ معکوس بالایی به گیت داده شود، مانع تک قطبی بودن کامل آن می‌شود [۱۱].

۳- اساس کار SET

در شکل ۲ مدار معادل اتصالات تونلی SET و مشخصه جریان-ولتاژ آن نشان داده شده است. برای هر اتصال تونلی، یک مقاومت و ظرفیت خازنی موازی در نظر گرفته شده است. مقدار مقاومت با مقاومت تونل-زنی الکترون تعیین می‌گردد و ظرفیت خازن به ابعاد جزیره وابسته است. جزیره یک نقطه کوانتومی با ابعاد چند نانومتر است. پارامترهای R_1 و C_1 مقاومت و خازن پایه سورس و جزیره، و R_2 و C_2 مقاومت و خازن اتصال جزیره و درین می‌باشند. پارامتر V_{sd} ولتاژ اعمال شده بین سورس و درین است. اگر خازن معادل از دیدگاه جزیره C فرض شود داریم:

$$Q = CV$$

که در آن، Q بار کل روی خازن، C ظرفیت خازنی معادل و V ولتاژ روی خازن است.

با افزایش V_{sd} از مقدار صفر به مقادیر بالاتر، ابتدا هیچ جریانی میان الکترودهای سورس و درین برقرار نمی‌شود. زیرا انتقال یک الکترون به جزیره و یا خارج ساختن یک الکترون از آن نیازمند صرف انرژی‌ای برابر انرژی شارژ الکتروستاتیکی می‌باشد. این

¹ Ambipolar

$C_1 + C_2$ خواهد بود. با در نظر گرفتن بار Q_0 و ظرفیت خازنی اتصالات، رابطه ۴ به رابطه زیر تبدیل می‌شود:

$$E = \frac{(Q_0 - ne)^2}{2(C_1 + C_2)} \quad (V)$$

تغییر انرژی الکتروستاتیک سیستم با افزودن یک الکترون به نقطه کوانتومی برابر است با:

$$\Delta E = E_{n+1} - E_n = \frac{(Q_0 - (n+1)e)^2}{2(C_1 + C_2)} - \frac{(Q_0 - ne)^2}{2(C_1 + C_2)} = \frac{e^2}{2(C_1 + C_2)} (2n + 1 - \frac{2Q_0}{e}) \quad (A)$$

وقتی نقطه کوانتومی ابتدا کاملاً خنثی باشد، یعنی $Q_0 = 0$ ، تغییر انرژی الکتروستاتیک برابر است با $\frac{e^2}{2(C_1 + C_2)}$ حالت جالب دیگر

وقتی اتفاق می‌افتد که $\frac{e}{2} = |Q_0 - ne|$ ، در این حالت $\Delta E = 0$ بوده و سد کولنی اتفاق نمی‌افتد! نمودار مشخصه جریان-ولتاژ این حالت با خط چین در شکل ۲ نشان داده شده است. بنابراین واضح است که بار اولیه روی نقطه کوانتومی نقش بسیار مهمی در انتقال الکترون در این سیستم بازی می‌کند. این توقف عملکرد سد کولنی به دلیل حضور بار بر روی نقطه کوانتومی از مهمترین مشکلات ترانزیستور تک الکترونی می‌باشد.

برای برقراری جریان در اتصالات تونلی، باید ولتاژ به اندازه کافی بزرگی اعمال شود تا بر سد کولنی غلبه کرده و الکترون به نقطه کوانتومی وارد و یا از آن خارج شود. حال اندازه این ولتاژ مورد نیاز را بدست می‌آوریم.

به ازای ولتاژ اعمال شده برابر V ، پتانسیل ϕ ایجاد شده در نقطه کوانتومی نسبت به زمین (ولتاژ اتصال با ظرفیت خازنی C_1) برابر است با:

$$\phi = \frac{C_2}{C_1 + C_2} V \quad (9)$$

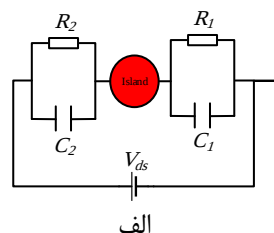
با افزایش V ، ϕ متناسب با آن افزایش می‌یابد. وقتی انرژی مربوطه برابر انرژی شارژ شدن ΔE (رابطه ۶) شود، یک الکترون به نقطه کوانتومی اضافه می‌شود. یعنی:

$$\frac{eC_2}{C_1 + C_2} V = \frac{e^2}{2(C_1 + C_2)} (2n + 1 - \frac{2Q_0}{e}) \quad (10)$$

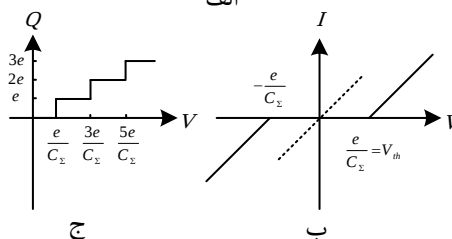
اگر بار خالص اولیه روی نقطه کوانتومی صفر باشد، یعنی $Q_0 = 0$ ، داریم:

$$V_{th,1} = \frac{e}{2C_2} (2n + 1) \quad (11)$$

$V_{th,1}$ ولتاژ آستانه برای انتقال یک الکترون از سورس به نقطه کوانتومی است. اگر $n=0$ و $Q_0=0$ ، ولتاژ آستانه برای انتقال یک الکترون به نقطه کوانتومی از خازن C_1 ، برابر است با $\frac{e}{2C_2}$. در این حالت، به طور متناظر ولتاژ آستانه برای انتقال یک الکترون از خازن C_2 ، برابر $\frac{e}{2C_1}$ خواهد بود. بنابراین ولتاژ آستانه قابل مشاهده برای برقراری جریان، مینیمم این دو مقدار خواهد بود.



الف



ج

ب

شکل ۲. الف) مدار معادل اتصالات تونلی یک ترانزیستور تک الکترونی. ب) نمودار مشخصه جریان-ولتاژ برای دو اتصال تونلی متقارن (خط پر) و برای حالتی که $\frac{e}{2} = |Q_0 - ne|$ (خط-چین). Q_0 بار اولیه جزیره است. ج) نمودار مشخصه جریان-ولتاژ برای دو اتصال تونلی نامتقارن (پلکان کولنی)

بنابراین با ورود الکترون اول به نقطه کوانتومی، تقریباً به صورت آنی، الکترون دیگری از آن خارج می‌شود. در این حالت نمودار مشخصه جریان-ولتاژ به صورت شکل ۲ب خواهد بود. اگر مقاومت تونل‌زنی اتصالات تونلی تفاوت بسیار بزرگی داشته باشند، به عنوان مثال $R_{T1} \ll R_{T2}$ باشد، یک رفتار پلکانی در مشخصه جریان-ولتاژ مشاهده می‌شود. در این حالت نیز با اعمال ولتاژی برابر ولتاژ آستانه، یک الکترون از اتصال ۱ به نقطه کوانتومی وارد شده و جریان برقرار می‌شود. اما به دلیل مقاومت تونل زنی بالای اتصال ۲، الکترون به سرعت از نقطه کوانتومی خارج می‌شود و خروج الکترون نیازمند اعمال ولتاژ بالاتری می‌باشد. در این حالت، در اغلب زمان‌ها، یک بار اضافه بر روی نقطه کوانتومی قرار دارد. بنابراین افزایش بیشتر جریان نیازمند اعمال ولتاژی برای غلبه بر انرژی الکتروستاتیک بزرگتری می‌باشد. در نتیجه جریان به طور متناسب با ولتاژ تغییر نمی‌کند و تنها زمانی افزایش می‌یابد که ولتاژ اعمال شده برای غلبه بر انرژی کولنی دو الکترون کافی باشد [۱۶]. این رفتار منجر به افزایش پله‌ای جریان نسبت به ولتاژ می‌شود و به پلکان کولنی معروف است (شکل ۲ج).

حال به بررسی کمی این رفتار می‌پردازیم. انرژی الکتروستاتیک مورد نیاز برای شارژ نقطه کوانتومی با n الکترون برابر است با:

$$E = \frac{(ne)^2}{2C} \quad (6)$$

از آنجا که در شرایط واقعی نقطه کوانتومی ممکن است به واسطه حضور ناخالصی‌ها، گروه‌های قطبی یا غیره دارای بار خالص صفر نباشد، بار خالص Q_0 که لزوماً مضرب صحیحی از بار الکترون نیست برای نقطه کوانتومی در نظر گرفته می‌شود. از سوی دیگر، در یک آزمایش واقعی، نقطه کوانتومی با دو الکتود کوپل شده است که برای هر اتصال یک ظرفیت خازنی در نظر گرفته می‌شود (C_1 و C_2). بنابراین ظرفیت خازن معادل برابر

یک CNT فلزی ایجاد می گردد که SET شکل گرفته می تواند در دمای اتاق کار کند.

در نوع اول CNT بعنوان جزیره هادی عمل می کند. مقاومت بالای نانولوله در محل تماس با پایه های فلزی بصورت سدهایی آن را ایزوله می کنند. پایه ها می توانند از هر فلزی باشند اما پلاتین گزینه مناسبتری است. زیرلایه که ساختار را نگه می دارد بعنوان گیت استفاده می شود. از آنجایی که انرژی سد کولنی این ساختار از نوسانات دما کوچکتر است، عملکرد صحیح آن در دمای پایین امکان پذیر است. در این ساختار ولتاژ گیت می تواند در حد میلی ولت هم باشد. با یک روش دیگر نیز می توان این نوع SET را ساخت که در آن یک CNT دیگر از روی CNT اولی گذرانده می شود. در این ساختار بجای استفاده از زیرلایه بعنوان گیت، CNT زیری بعنوان جزیره و رویی بعنوان گیت استفاده می شود. پایه ها نیز می توانند از جنس طلا انتخاب شوند. نانولوله بالایی فقط به یک پایه وصل می شود، چراکه فقط می خواهیم با آن پتانسیل را انتقال دهیم و جریانی از آن نمی گذرد [۲۰].

در روش دوم نانولوله در دو محل خم می شود و از آنجا که انرژی سد کولنی آن به اندازه کافی بزرگ است، توانایی کار در دمای اتاق را دارد. در این روش CNT بین دو پایه فلزی و روی یک زیرلایه با یک لایه اکسید قرار می گیرد. سپس می توان با نوک AFM دو خم را بشکل سینوس در CNT ایجاد کرد. در این ساختار زیر لایه بعنوان گیت بکار گرفته می شود و جزیره طول کوتاهی از CNT است که بین دو خم قرار گرفته است [۲۱]. بدلیل خاصیت چکش پذیری CNT این خم کاری امکان پذیر است. ولتاژ گیت این ساختار در حدود ۲ ولت است.

۴- مقایسه توانمندیها و محدودیت های CNTFET و SET برای کلیدزنی

مشخصات الکتریکی و ساختاری SB-CNTFET مشابه SB-FET است و در هر دوی آنها با کنترل پتانسیل گیت نرخ جریان تونل زنی کنترل می شود. تفاوت های بین آنها عمدتاً به نوع کانال مورد استفاده در آنها بر می گردد. نانولوله کربنی یک CNTFET نسبت به کانال سیلیکونی MOSFET مزایا و معایبی را برای کاربرد آن بعنوان یک کلید ایجاد کرده است. در مورد مشخصات الکتریکی و ساختاری SET تفاوت های اساسی با CNTFET وجود دارد. مهمترین وجه تمایز آنها توانایی SET در کنترل تک تک الکترونها است که CNTFET قادر به آن نیست. به همین دلیل توانمندیها و مشکلات هر دو در بکارگیری بعنوان کلید فرکانس بالا با MOSFET به عنوان یک گزینه مرجع مقایسه می شود. در واقع MOSFET به عنوان یک کلید فرکانس بالا در مبدل های پردازش توان در مقیاس ماکرو کاملاً شناخته شده است و دو کلید دیگر بعنوان کلیدهای فرکانس بالا مورد استفاده در مبدل های پردازش توان در مقیاس نانو با آن مقایسه می شوند.

مهمترین مشخصه های یک کلید فرکانس بالا برای بکارگیری در مبدل های نانو الکترونیک قدرت عبارتند از:

- ۱- حداکثر فرکانس کلید زنی ۲- تلفات کلیدزنی ۳- تلفات هدایتی
- ۴- حداکثر ولتاژ قابل اعمال به درین-سورس ۵- جریان عبوری قابل

پلکان کولنی در ولتاژهای آستانه برای تغییر تعداد الکترونهای روی نقطه کوانتومی از n به $n+1$ اتفاق می افتد.

در ترانزیستور تک الکترونی جزیره به طور خازنی به الکتروند سومی که الکتروند گیت نامیده می شود کوپل شده است و ولتاژی به گیت اعمال می شود (V_g). ولتاژ گیت انتقال تک تک الکترونها را کنترل می کند و بدین ترتیب کنترل کننده قطع یا وصل بودن ترانزیستور می باشد. در حالت قطع، هیچ تراز انرژی در نقطه کوانتومی برای تونل زنی الکترونها از سورس به جزیره در دسترس نیست و تمام ترازهای انرژی با انرژی کمتر از انرژی الکترون در سورس اشغال شده اند. وقتی یک ولتاژ مثبت به الکتروند گیت اعمال می شود، ترازهای انرژی جزیره در سطح پایینتری قرار می گیرند. بدین ترتیب الکترون می تواند از سورس به جزیره و از آنجا به الکتروند درین تونل بزند. علیرغم اینکه در یک ترانزیستور معمولی الکترونها به طور پیوسته در حرکتند اما با کوچک شدن ابعاد جزیره در ترانزیستور تک الکترونی (در مقیاس نانومتر)، انرژی ترانزیستور کوانتیده شده و در نتیجه پدیده شارژ و تخلیه گسسته خواهد بود.

شارژ و تخلیه یک اتصال تونلی به نوسانات حرارتی حساس است. نوسانات حرارتی می تواند حرکت الکترونها را مختل کرده و اثر گسستگی انتقال الکترون را از بین ببرد. برای جلوگیری از این مشکل، انرژی کولنی باید از نوسانات حرارتی بیشتر باشد. بنابراین، یک شرط لازم برای مشاهده پدیده تک الکترونی به این صورت است که:

$$E_c = \frac{e^2}{2C} \gg K_B T \quad (12)$$

که در آن K_B ثابت بولتزمن و T دما برحسب کلون است. این شرط بیان می کند که برای مشاهده اثر گسستگی انتقال الکترون از سد تونلی در دمای اتاق، ظرفیت خازنی باید کمتر از $2/0.9 \text{ af}$ باشد:

$$\frac{e^2}{2C} \gg K_B T \Rightarrow C \ll \frac{e^2}{2K_B T} \approx 3.09 \times 10^{-18} \text{ F} \quad (13)$$

برای داشتن یک اتصال تونلی با این ظرفیت خازنی، اندازه جزیره باید کوچکتر از ۱۰ نانومتر باشد.

زمان مشخصه مورد نیاز برای شارژ و یا تخلیه جزیره از طریق مقاومت تونلی برابر است با:

$$\Delta t = \frac{R_t C}{R_t C} \quad (14)$$

که در آن R_t مقاومت تونل زنی اتصال تونلی و C ظرفیت خازنی اتصال است. طبق اصل عدم قطعیت هایزنبرگ:

$$\Delta E \Delta t > \frac{h}{4\pi} \Rightarrow R_t > \frac{h}{2\pi e^2} = 25813 \Omega \quad (15)$$

که در آن h ثابت پلانک می باشد. نتایج تجربی نیز نشان داده اند که این شرط لازم برای مشاهده اثرات شارژ تک الکترونی است.

۳- استفاده از CNT در SET

بطور کلی دو روش برای بکارگیری CNT در SET وجود دارد. در روش اول یک CNT بین دو پایه فلزی قرار می گیرد و SET شکل گرفته در دمای پایین نگه داشته می شود. در روش دوم دو خم در

تحميل ۶- کنترل دو طرفه کلید ۷- حداکثر قابلیت کوچک سازی ۸- قابلیت مجتمع سازی ۹- تاثیر پذیری محیطی ۱۰- موانع پیش رو در تولید انبوه
 ذیلا به بررسی این مشخصه ها در ترانزیستورهای مذکور می پردازیم.

۱-۴- حداکثر فرکانس کلید زنی

مشخصه I-V یک MOSFET دارای یک ناحیه خطی است در حالیکه در CNTFET مشخصه بصورت تدریجی به اشباع می رود و ناحیه خطی وجود ندارد. این موضوع سبب می شود CNTFET رفتار الکتریکی بهتری داشته باشد.

در یک CNTFET با طول کانال نسبتا بلند تحرک حاملها نسبتا بالاست اما در MOSFET به علت مشکلات مربوط به کوتاهی کانال و برخی مکانیسم های پراکندگی همانند پراکندگی فونون، پراکندگی ناشی از ناهمواری سطح، پراکندگی کولنی از سطح مشترک، پراکندگی ناشی از بار ناخالصی و غیره تحرک حاملها کمتر می باشد. این مشکلات برای MOSFET های در ابعاد نانو حادثتر است [۱]. با داشتن تحرک بالای حاملها و انتقال یک بعدی در CNTFET می توان توزیع و جمع آوری آنها را برای وصل و قطع نمودن کلید در زمان کمتری انجام داد و در نتیجه سرعت کلیدزنی بالا می رود. در واقع دو عامل مهم در سرعت کلیدزنی کلید هدایت آن و خازن گیت می باشد. در شکل ۳ وابستگی فرکانسی هدایت و خازن گیت یک CNTFET در مقایسه با مقادیر حالت ماندگار و استاتیک آنها و در $V_{ds} = -0.3$ V و $V_{gs} = -0.5$ V نشان داده شده است. مشاهده می شود که در فرکانسهای بالا کلید یک رفتار سلفی از خود نشان می دهد که به اندوکتانس جنبشی معروف بوده و مقدار آن بسته به ولتاژ درین-سورس به حدود 2-80 nH می رسد. این موضوع برای ولتاژهای بالاتر درین-سورس کم رنگ تر است. این اندوکتانس در صورت ولتاژهای درین-سورس پایین باعث محدودیت در سرعت کلیدزنی CNTFET می شود. در شکل ۳ ب نشان داده شده است که با افزایش فرکانس ظرفیت گیت کاهش یافته است. رفتار کاهشی این دو پارامتر در فرکانس های بالا بخاطر اینرسی حاملهای بار تشکیل دهنده جریان می باشد. با انتخاب $V_{ds} > V_{gs}$ می توان این تاثیرات را به حداقل رساند.

طول کانال CNTFET کوتاه تر از MOSFET بوده که انتقال بالستیک حاملها را در دمای اتاق امکان پذیر می نماید. این موضوع کارایی آن را بالا برده در حالی که کوتاه شدن طول کانال در MOSFET اثرات منفی مربوط به کوتاهی کانال را به همراه خواهد داشت به ویژه اگر طول کانال در حدود عرض ناحیه تهی باشد. کاهش طول کانال در MOSFET جریان نشی را بشدت بالا می برد که خود باعث کاهش سرعت کلیدزنی می شود در حالی که جریان نشی کانال در CNTFET مستقل از طول موثر کانال است. انتقال بالستیک در MOSFET به دلیل نگه داشتن مقداری از بارها در ابتدای کانال توسط ولتاژ گیت امکان پذیر نیست.

در یک CNTFET با مدلاسیون مقاومت کنتاکتها می توان وضعیت کلید را تغییر داد که خود باعث ایجاد سرعت کلیدزنی

می شود. اما در MOSFET تغییر مقاومت کانال ظرفیت کلید زنی را محدود می کند. با این حال فرکانس کلیدزنی CNTFET بواسطه خازن پارازیتی آن و مقاومت خارجی بالای مورد نیاز برای تنظیم جریان کاری آن محدود می شود.

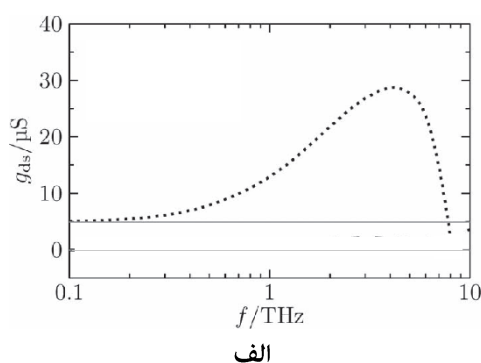
قطع وصل یک کلید نانوالکترونیک قدرت چیزی جز رساندن مقدار بار به یک حد مشخص منظور وصل و جمع آوری یا از بین بردن بارها منظور قطع کلید نیست. در یک SET حداقل بار ممکن برای تحقق وصل نیاز است که یک الکترون می باشد. بنابراین زمان لازم برای وصل و قطع بسیار کم و فرکانس کلیدزنی می تواند بسیار بالا باشد. از همین ویژگی SET در سنسورهای تشخیص امواج فرکانس بالا همانند مایکروویو و امواج الکترومغناطیسی با فرکانس E_c/h (حدود چند تراهرتز) بهره برداری شده است.

۲-۴- تلفات کلیدزنی

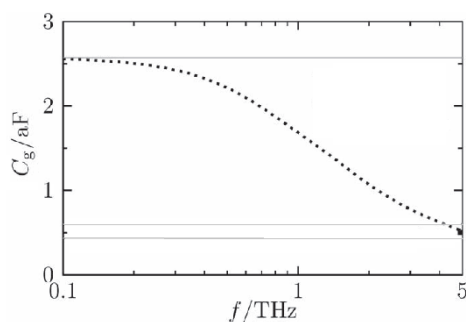
تلفات کلیدزنی در MOSFET را می توان از رابطه زیر بدست آورد:

$$P_{sw} = K(t_r + t_f)V_{ds}i_{ds} \quad (۱۶)$$

که در آن t_r و t_f به ترتیب زمان صعود و نشست جریان است. همچنین V_{ds} و i_{ds} ولتاژ درین-سورس و جریان مربوطه بوده و k یک ثابت می باشد.



الف

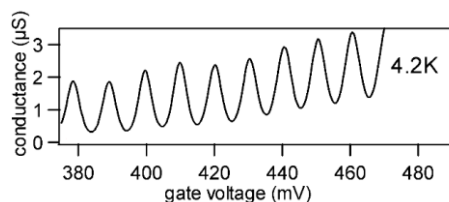


ب

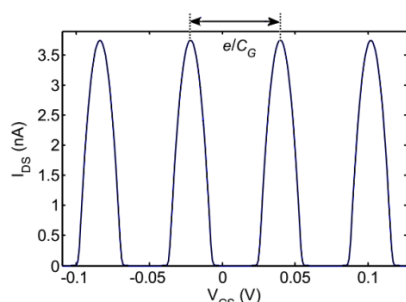
شکل ۳. الف) وابستگی فرکانسی هدایت ب) وابستگی فرکانسی خازن گیت در یک CNTFET با $V_{ds} = -0.3$ V و $V_{gs} = -0.5$ V

در مقایسه با MOSFET، تلفات کلیدزنی CNTFET بسیار کمتر است چرا که زمان صعود و نشست جریان آن به دلیل تحرک بالای حاملها بسیار کم است. در ضمن ولتاژ اعمالی به سویچ و جریان

در MOSFET کنترل جریان یک طرفه می باشد هر چند که می توان با استفاده از دیود بدنه آن در طرف دیگر نیز جریان را بدون کنترل عبور داد. ولی SB-CNTFET یک کلید دو طرفه بوده و امکان کنترل عبور جریان در هر دو طرف وجود دارد. با این وجود این ویژگی کارایی ترانزیستور را محدود می کند چرا که جریان قطع غیر قابل تحملی ایجاد می کند. علت آن این است که تزریق حاملها در درین و سورس با یک گیت کنترل می شود. در این ساختار با افزایش کوپل گیت و کانال جریان قطع نیز زیاد می شود. برای حل این مشکل می توان از ساختار دو گیت استفاده کرد که در آن حاملهای هر سمت با گیت مربوطه کنترل می شوند [۸]. SET یک کلید دو طرفه می باشد و قابلیت کنترل جریان در دو طرف را داراست.



الف



ب

شکل ۴. الف) تغییرات هدایت SET نسبت به تغییرات ولتاژ گیت در دمای ۴.۲ K (ب) تغییرات جریان درین بر حسب ولتاژ گیت

۴-۷- حداکثر قابلیت کوچک سازی

از نظر قابلیت کوچک سازی SET بیشترین قابلیت را داراست، چرا که این کلید برای اینکه بر مشکلات مربوط به خود همانند کار در دمای اتاق غلبه کند، نیاز است در ابعاد کمتر از ۱۰ nm ساخته شود. CNTFET نیز نسبت به MOSFET به دلیل ویژگیهای ممتاز CNT قابلیت کوچک سازی بسیار بیشتری دارد.

۴-۸- قابلیت مجتمع سازی

در مقایسه با SB-CNTFET ساختار دیگری از CNTFET که مشابه مسافت است دارای جریان نشی کمتری در حالت قطع و جریان وصل بیشتری بوده و قابلیت مجتمع سازی بالاتری دارد. در صورتی که ابعاد SB-CNTFET خیلی کوچک شود، گیت می تواند باندهای درون CNT را تحت تاثیر قرار داده و احتمال تونل زنی کنترل نشده الکترون و حفره را بالا ببرد. علاوه بر این نویز پس زمینه بالا یکی از مشکلات CNTFET ها است. بعلاوه امکان استفاده از چند گیت در طول کانال و امکان کوچک سازی آن، CNTFET قابلیت مجتمع سازی بهتری نسبت به MOSFET دارد. در صورتی که بر مشکلات تاثیر پذیری محیطی SET غلبه

عبوری در نانومیدلهای الکترونیک قدرت پایین است. بدلیل اینکه این عوامل در SET در مقادیر نسبتاً خیلی پایین تری هستند، می توان اظهار داشت که تلفات کلید زنی آن از CNTFET خیلی کمتر است.

۴-۳- تلفات هدایتی

در ابعاد کوچک مقاومت بخش های مختلف MOSFET در مقایسه با CNTFET بسیار بیشتر است که به همین دلیل تلفات هدایتی CNTFET کمتر می باشد. از طرفی نانولوله کربنی انتقال حرارتی بهتری نسبت به سیلیکون دارد که اتلاف حرارتی آن را کمتر می کند. در SET بدلیل اینکه جریانی که تلفات هدایتی را رقم می زند در حد بار یک الکترون است، تلفات هدایتی بسیار ناچیز است.

۴-۴- حداکثر ولتاژ درین-سورس

در MOSFET کاهش طول کانال باعث کاهش ولتاژ قابل تحمل در دو سر کلید می شود، در حالیکه این اثر در CNTFET قابل ملاحظه نیست. ولتاژ درین-سورس CNTFET معمولاً در حدود ۰.۵-۱ V است در حالیکه این ولتاژ در SET خیلی کمتر و در حدود زیر ۱ mV است.

۴-۵- جریان عبوری قابل تحمل

در MOSFET اگر طول کانال زیاد شود، مقاومت پارازیتی و MFP زیاد شده که سبب کاهش جریان عبوری کلید در یک ولتاژ گیت مشخص می شود ولی این اثرات در CNTFET ناچیز است. مقاومت ورودی و خروجی CNTFET نیز کمتر از MOSFET است. با در نظر گرفتن تحرک حاملها، طول کانال و اینکه عموماً ظرفیت خازن گیت CNTFET بیشتر از خازن گیت MOSFET است، می توان نتیجه گرفت که رسانایی و ترانسانایی^۱ در CNTFET بیشتر است. انتقال بالستیک نیز عامل دیگر چگالی بیشتر جریان در CNTFET است به طوری که با افزایش ولتاژ گیت چگالی جریان کلید نیز افزایش می یابد ولی در MOSFET به دلیل عدم انتقال بالستیک حاملها این افزایش چشمگیر نیست [۱]. البته در مقایسه با سایر ساختارهای CNTFET، نوع سد شاتکی بدلیل سدهای موجود جریان وصل را محدود می کند که می توان با انتخاب فلز مناسب تا حدودی بر آن غلبه کرد. به دلیل جریان نشی پایین CNTFET شاخص جریان وصل به جریان قطع بسیار بالاتر است. جریان عبوری SET در حد بار چند الکترون بوده و بسیار کم است و نسبت جریان وصل به قطع آن نیز پایین است. همانطور که در شکل ۴ الف نشان داده شده است با افزایش ولتاژ گیت میزان هدایت کلید افزایش می یابد. تغییر هدایت SET در ولتاژهای بالاتر گیت رو به تثبیت می رود. ولتاژ گیت برای درایو CNTFET و SET می تواند در حد چند ولت هم باشد. تغییرات جریان درین بر حسب ولتاژ گیت در شکل ۴ ب نشان داده شده است. بازه هایی که جریان SET صفر است مربوط به سد کولنی است.

۴-۶- کنترل دو طرفه کلید

^۱ Transconductance

های بیشتر تکنولوژی کنونی در حل مشکلات آن، CNTFET می تواند با سرعت بیشتری جایگاه خود را در این عرصه پیدا نماید.

۵- منابع

1. M. Farhan, International Journal for Research in Applied Science & Engineering Technology, 18, 876-880, (2015).
2. J. Appenzeller, Y. Lin, J. Knoch, Z. Chen, and P. Avouris, IEEE Transactions On Electron Devices, 101-108, (2004).
3. Md. A. Kabir, T. Nandy, M. A. Haque, A. Dutta, Z. H. Mahmood, International Journal of Advances in Materials Science and Engineering, 3, No.3/4 (2014).
4. S. Goyal and A. Tonk, Int. J. Adv. Res. Comput. Commun. Eng. 4, 36-39, (2015).
5. O. Vince, A Brief introduction to single electron transistors, (2011).
6. O. Kumar and M. Kaur, Int. J. VLSI Des. Commun. Syst. 1, 24-29, (2010).
7. L. An, X. Yang, International Journal of Theoretical and Applied Nanotechnology, 1, 2, (2013).
8. M. Pourfath, E. Ungersboeck, A. Gehring, B.H. Cheong, W.J. Park, H. Kosina, S. Selberherr, Microelectronic Engineering, 81, 428-433, (2005).
9. D. Jiménez, X. Cartoixa, E. Miranda, J. Suñé, F. A. Chaves, and S. Roche, Nanotechnology, 18, 1-22, (2007).
10. E. o., Vidal-de gante, j. a. d., hernández-de la luz, j. j. m., mozo-vargas, J. A. luna-lópez, ECORFAN-Bolivia Journal, 4, 15-24, (2017).
11. M. Najari, S. Frégonèse, C. Maneux, H. Mnif, N. Masmoudi, and T. Zimmer, IEEE Transactions on Electron Devices, 58, 195-205, (2011).
12. S. S. Khakhkhar, knowledge and research in computer engineering 2, 428-432, (2012).
13. Z. A. Durrani, Nanostructures 17, 572-578, (2003).
14. V. Singh, A. Agrawal, and S. Singh, Int. J. Soft Comput. Eng. 2, 502-507, (2012).
15. P. K. Sinha and S. Sanjay, IJEDR, 2, 1907-1925, (2014).
16. K. Iwdate, M. Nagase, K. Murase, S. Horiguchi, Y. Takahashi, K. Kurihara, Y. Nakajima, H. Namatsu, and M. Tabe, Electron. Lett. 31, 136-137, (1995).
17. Y. Ono, Y. Takahashi, K. Yamazaki, M. Nagase, H. Namatsu, K. Kurihara, and K. Murase, Japanese J. Appl. Physics, 39, 2325-2328, (2000).
18. S. I. Khondaker and Z. Yao, Appl. Phys. Lett. 81, 4613-4615, (2002).
19. S. Mahapatra, V. Vaish, C. Wasshuber, K. Banerjee, and A. M. Ionescu, Electron Devices, 51, 1772-1782, (2004).
20. M. Ahlskog, R. Tarkainen, L. Roschier, and P. Hakonen, Appl. Phys. Lett. 77, 24, (2000).
21. H.W.Ch. Postma, T.F. Teepen, Z. Yao, M. Grifoni, C. Dekker, Science, 293, 76-79, (2001).

شود، نرخ مجتمع سازی آن همراست بیشتر از CNTFET است ولی به نظر می رسد که آینده مجتمع سازی CNTFET بدلیل مشکلات کمتر روشن تر است.

۴-۹- تاثیر پذیری محیطی

تاثیر پذیری محیطی شامل اثر دمای محیط و نیز اثر میدانهای الکتریکی و مغناطیسی اطراف المان موضوعی حاد برای گسترش بکار گیری SETها بجای تکنولوژی CMOS است. برای به حداقل رساندن اثرات نوسانات بار پس زمینه لازم است که ابعاد SET کمتر از 2 nm باشد. از نظر تاثیرپذیری محیطی و پایداری حرارتی CNTFET وضعیت بهتری از SET و حتی MOSFET دارد.

۴-۱۰- موانع پیش رو در تولید انبوه

فرایند ساخت CNTFET و به ویژه CNT آن نسبتا پیچیده است و هر نقصی در ساختار CNT همانند ناهمگونی ساختار می تواند مزایای این ترانزیستور را تا حدود زیادی متاثر کند. از بین ساختارهای مختلف CNTFET نوع سد شاکتی آن به علت عدم مواجهه با مشکلات مربوط به ناخالص سازی نانولوله کربنی بیشتر مورد توجه است. هزینه بالا، قابلیت اعتماد کم و مشکلات مربوط به ساخت CNT از موانع تولید انبوه CNTFETها می باشد. برخی از مهمترین مشکلات SET همانند عملکرد در دمای اتاق و عدم تاثیرپذیری از المانهای مجاور در مدارات مجتمع با کوچک سازی ابعاد آن بویژه جزیره مرتفع می گردد. انتظار می رود که در آینده با رشد تکنولوژی امکان ساخت SET در ابعاد چند نانو ایجاد شود. با اینحال کارایی این ترانزیستور بشدت متاثر از خطاهای ساخت است.

در جدول ۱ این مشخصه ها برای سه ترانزیستور مذکور در یک ظرفیت یکسان بصورت کیفی مقایسه گردیده اند.

جدول ۱: مقایسه توانمندی های SB-CNTFET و SET با MOSFET بعنوان

کلید در نانومبدل های توان

SET	SB-CNTFET	MOSFET	
حد اکثر فرکانس کلید زنی	بالا	کم	بالا
تلفات کلیدزنی	خیلی کم	کم	فوق العاده بالا
تلفات هدایتی	خیلی کم	کم	فوق العاده کم
حد اکثر ولتاژ قابل اعمال به درین-سورس	بالا	کم	خیلی کم
جریان عبوری قابل تحمل	بالا	کم	خیلی کم
قابلیت کنترل دو طرفه	دارد	ندارد	دارد
حد اکثر قابلیت کوچک سازی	خیلی بالا	بالا	فوق العاده بالا
قابلیت مجتمع سازی	خیلی بالا	بالا	فوق العاده بالا
تاثیر پذیری محیطی	کم	خیلی کم	بالا
موانع پیش رو در تولید انبوه	زیاد	وجود ندارد	خیلی زیاد

۴- نتیجه گیری

به دلیل محدودیت های ذاتی تکنولوژی CMOS در معتبر نگه داشتن قانون مور در آینده نزدیک، لزوم جایگزینی آن با سایر گزینه های کارآمدتر ضروری به نظر می رسد. SET و CNTFET دو گزینه مطرح در این زمینه است که به منظور رفع موانع در بکارگیری انبوه آنها تحقیقات گسترده ای در جریان است. این دو مورد قابلیت های ذاتی فراوانی در بکارگیری بعنوان کلیدهای فرکانس بالا در نانومبدلهای الکترونیک قدرت دارند که برخی از آنها مورد بحث قرار گرفتند. نشان داده شد که هر چند SET قابلیت های بیشتری در این کاربرد دارد، لیکن بدلیل محدودیت